

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

5565547

Basic Patent (No,Kind,Date): JP 61116334 A2 860603 <No. of Patents: 001>

ACTIVE MATRIX PANEL (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): MISAWA TOSHIYUKI

IPC: *G02F-001/133; G02F-001/133; G09G-003/36

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applc No	Kind	Date
JP 61116334	A2	860603	JP 84237364	A	841109 (BASIC)

Priority Data (No,Kind,Date):

JP 84237364 A	841109
---------------	--------

DIALOG(R)File 347:JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

01902234 **Image available**
ACTIVE MATRIX PANEL

PUB. NO.: **61-116334 [JP 61116334 A]**
PUBLISHED: June 03, 1986 (19860603)
INVENTOR(s): MISAWA TOSHIYUKI
APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation), JP (Japan)
APPL. NO.: 59-237364 [JP 84237364]
FILED: November 09, 1984 (19841109)
INTL CLASS: [4] G02F-001/133; G02F-001/133; G09G-003/36
JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION -- Other)
JAPIO KEYWORD: R011 (LIQUID CRYSTALS); R097 (ELECTRONIC MATERIALS -- Metal
Oxide Semiconductors, MOS)
JOURNAL: Section: P, Section No. 506, Vol. 10, No. 300, Pg. 30,
October 14, 1986 (19861014)

ABSTRACT

PURPOSE: To write precisely a video signal in a data line for a short sampling time by forming a line buffer based upon a thin film transistor (TFT) in an X driver to attain linear sequential driving of a panel.

CONSTITUTION: A video signal and a start pulse are applied to terminals VS, XSP respectively. At that time, sampling pulses are outputted to respective output terminals 37-40 of an X shift register 21 and picture data are inputted to line memories 27-30 through sampling holders 23-26. After sample-holding all the picture data in one horizontal scanning period, a latch pulse is applied to a terminal LP and all the picture data are simultaneously written in data lines 46-49 through buffer amplifiers 50-53. On the other hand, scanning line selecting signals are outputted to scanning lines 42-45 and the picture data are simultaneously written in picture elements in one line to be added to the selected scanning line.

(3)

特開昭61-116334

◎日本国特許庁 (JP) ◎特許出願公開
 ◎公開特許公報 (A) 昭61-116334

◎Int.Cl.	識別記号	序内整理番号	◎公開 昭和61年(1986)6月3日
G 02 F 1/133	129	B - 7348-2H	
G 08 G 3/36	118	D - 8205-2H	
		7436-5C	審査請求 未請求 発明の数 1 (全6頁)

◎発明の名前 アクティブマトリクスパネル

◎特 願 昭59-237364
 ◎出 願 昭59(1984)11月9日

◎發明者 三澤 利之 斎藤市大和3丁目3番5号 株式会社顕微鏡工舎内
 ◎出願人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
 会社
 ◎代理人 弁理士 最上 瑞

明 種 書

1 発明の名前

アクティブマトリクスパネル

2 特許請求の範囲

(1) 基板面上に設けられた、走査線：データ線、該走査線及びデータ線を駆動するドライバー、及び該走査線及びデータ線の交点に設けられた薄膜トランジスタアレイによって液晶を駆動して成るアクティブマトリクスパネルにおいて、
 データ線ドライバーは、該データ線を駆動するためのタイミングセグメントを周期して成ることを特徴とするドライバー内蔵アクティブマトリクスパネル。

(2) 前記データ線ドライバーは、データ線を駆動するためのバッファーフォンプを周期して成ることを特徴とする各特請求の範囲第1項記載のアクティブマトリクスパネル。

(3) 前記ドライバー内蔵アクティブマトリクス

パネルは、一水平走査時間が40μsecよりも少ない高品位パネルであることを特徴とする特許請求の範囲第1項乃至第2項記載のアクティブマトリクスパネル。

3 発明の詳細な説明

〔発明上の利用分野〕

本発明は、ドライバー内蔵アクティブマトリクスパネル、特に走査線数が従来よりも多い高精細のパネルに属し、例えば画面接写テレビやフラットディスプレイに利用される。

〔発明の技術〕

シリコン薄膜による薄膜トランジスタ(以下、トランジスタと略記する。)を用いて基板面上に構成されたアクティブマトリクスパネル内に、同じシリコン薄膜によるドライバー回路を形成しようという試みは各所で展開されてきた。本発明者等は、世界に先がけてこの技術を実現し、先ごろこれを公表した(文録: S. Morozumi, et al. SXP 64 DIGEST, p. 316, 1984)。

公表されたドライバー内蔵アクティブラトリクスペネルは第8図に示される様なものであり、走査数約2,100本。データ総数1,000本と比較的解像度の低いものであった。第8図において、①は開発ニレメント、②は又開シフトレジスター、③はサンプルホールダー、④は又開シフトレジスターである。

(先駆者が解決しようとする問題)

アクティブラトリクスペネルの高精細化、例えば、高品位スマへの応用、コンピュータの要求データブレイへの応用等を試みる場合、走査数が増加することは明白である。その場合、一定走査時間は減少することになる。更に、高精細化に伴って、データ線の本数は必然的に増加し、また、ペキル寸法が大変化するため、データ線に付加する容量が増加する。この結果、

① 第9図のスイッテングマスク①の書き込み記憶力が不足する。

② 西側データをデータ線に書き込む際の、サンプルホールデータの書き込み能力が不足す

る。これにまで減少することが予想される。第9図(1)は、従来のドライバー内蔵アクティブラトリクスペネルの一例で、専門家としてドライバーと開発との接続の様子を示した図である。同図において、データ約1,000に付加するキャッシュ⑥に記入された開発データは、走査線①が選択されている時間より前に、マスク③を介して開発キャッシュ⑥に完全に書き込まれなくてはならない。第9図(2)は一水平走査線に相当するビデオ信号⑨、走査選択信号⑩、エドライバーのサンプリングペルス⑪、⑫、⑬を示したものである。第1本目のデータ線にはサンプリングペルス⑪によって開発データが書き込まれるため、開データ線から第1周期の開発への書き込み時間は肉眼に示すほどに多く、一方、最終本目のデータ線にはサンプリングペルス⑬によって開発データが書き込まれるため、最終列の開発への書き込み時間は多く、マスクに比べ著しく短い。従って、高精細化に伴って、前述のごとく走査選択時間よりが減少すると、特に後

特開昭61-116334(2)

る。

という二つの大きな問題が現れるってくる。

以下、上記二つの問題点を、圖を用いて詳しく説明する。周知の様に、マスク③のビデオ信号は、インターレースされた二つのフィールド(奇数フィールド及び偶数フィールド)によって1フレームが構成され1枚の紙が完成される。枚数は交換駆動しなくてはならないため、第9図におけるアクティブラトリクスペネルは第9図(1)の1に示す様な交換駆動されたビデオ信号で駆動される。(アクティブラトリクスペネル設置部の駆動方法に関しては、文部「商品化された液晶パケットカラーテレビ」、日経エレクトロニクス、1984年9月10日号P22、211-240に詳しく述べられている。) 駆動技術に述べた様な、走査線220本前後のアクティブラトリクスペネルの場合、走査選択時間よりは一本当たり43.5ms確保できる。ところが、将来、ペキルが高精細化され、走査数が1,000本、2,000本に増加する場合には、一本当たりの走査選択時間よりは1.0倍へ、

既別に近い開発への開発データの書き込みが底しくなり、ペキルの左右での表示ムラが開発する結果となる。これが先に述べた問題点①である。一方、ペキルが正常に動作するためには、第9図(2)において、データ線⑪へエアアンプルホールデータを介してビデオ信号が書き込まれる時間は、サンプリングペルス幅より以内でなくてはならない。高精細化に伴って走査選択時間よりが減少し、データ総数が増加し、大型化に伴ってデータ線容量1,000の値が増大した場合、サンプリングペルス幅よりは著しく短められて、マスクサンプルホールデータを介してマスク内でデータ線⑪に開発データを書き込むことは非常に困難となる。これが、問題点②である。

本発明は、以上に述べた二つの大きな問題を解決し、大型化・高精細度のドライバー内蔵アクティブラトリクスペネルを実現することを目的とする。

(問題点を解決するための手段)

前述で取り上げた二つの問題点を解決するため

、本発明は次の述べる手段を取ける。

(1) エドライバー内に、少なくとも一走査分のラインメモリーをシリコン樹脂カプセルに上って設け、アクティブライトリクスペネルを構成次駆動する。

(2) エドライバー内に、データ線を駆動するためのバッファーアンプをシリコン樹脂カプセルによって設ける。

【作用】

エドライバー内に(1)によるラインバックアームを設け、バネ々を構成次駆動することにより、すべての面実について、データ線から面接データを書き込む時間を使しくすることが出来、また、その書き込み時間と一定走査速度時間との間に等しく設定することが可能となる。更に、エドライバー内に(2)によるバッファーアンプを設けることによって、短いサンプリング時間に、ビデオ信号を確実にデータ線に書き込むことを可能ならしめる。

図M032Fは構造の伝送ゲートとして構成される。また、ダイナミック回線メモリは、データ緩化膜又は層間緩化膜を用いて形成された今カバシメである。バッファーアンプ50、51、52、53は、エアフロによって構成された電圧制御が約1の電流増幅器であり、その具体例を第2回(+)、(-)に示す。第2回(+)において、54はY回路又、55はZ回路又はY0の抵抗である。同様(+)において、56はY回路又、57はZ回路又である。また、回路(+)、(-)で、Y±0.1、Y±0.2、Y±0.3、Y±0.4は、それぞれ、入力端子、出力端子、正電源、負電源を示す。

次に、第1回に第3回を併用して、第一の実施例の動作を説明する。第1回の電子回路には、第3回に示すビデオ信号S0が、電子エミッタにはスタートブルス61が印加される。このとき、サンプルレジスタ21の各出力端子S7～S0にはサンプリングブルス42、43が出力され、サンプルホールダー23～26を介して、ラインメモリ

特開昭61-116334(3)

【実施例】

以下、図面を用いて本発明の実施例を詳細に説明する。本実用の実施例として二例を挙げ、それについて構造と動作を説明する。

第1回は、本発明の第一の実施例である。内面に示すドライバー内蔵アクティブライトリクスペネルは、面接アレイ41、エドライバー、エドライバーより成る。面接アレイは走査線42～45、データ線46～49、スイッチング用エアフロ及び面接キャッシュ40より構成され、エドライバーは相補型MOSFET又は単極性MOSFETから成るサンプルレジスタ21より構成され、エドライバーは、相補型MOSFET又は単極性MOSFETから成るサンプルレジスタ21、サンプルホールダー23、24、25、26、ダイナミックラインメモリ27、28、29、30、アナログスイッチ31、32、33、34及びバッファーアンプ50、51、52、53より成る。サンプルホールダー23～26及びアナログスイッチ31～34は、相補型MOSFETを構成又は單極

27～30に面接データを取り込む。一水平走査時間(以下、1H)のすべての面接データがサンプルホールドされた後、ファーバルス61が電子回路に印加され、面接データはバッファーアンプ50～53を通じて一方にデータ線46～49に書き込まれる。一方、走査線42～45にはS7、S0の値を示す走査情報信号が出力され、面接された走査線に付加する一行の面実に面接データが書き込まれる。

第4回に本発明の第二の実施例を示す。同実施例において、エドライバー及び面接アレイは第一の実施例と全く同じに構成される。従って、それらには第1回と同一の記号を付す。本実施例が第一の実施例と異なるところは、面接データがアナログ信号でなくデジタル信号として与えられる点である。第4回には面接データが1ビット毎2値面接として与えられる場合を示す。第4回において、エドライバーは、エアフロによるサンプルレジスタ21、エアフロによるラインメモリ61～69及びセラムによるアナログスイッチ30～

(6)

特開昭61-116334

7.3から構成される。クインメモリ1ビット分の具体的な構成例を第5図に示す。第5図において、7.4、7.5は相接型メロダミックによる伝送ゲート、7.6、7.7、7.8は相接型メロダミックによるインバータである。

次に、第6図を併用して第二の実施例の動作を説明する。第4図の端子エコに第6図の回路データ7.9が印加されシフトレジスタ7.0によって記憶される。7.0の構造が終了した後、端子エコに印加されているカッテベルス8.0によって回路データはクインメモリ7.6～7.7に取り込まれ、アナログスイッチ7.0～7.3がON。マ2回のどちらに向れるか決定される。端子Y1、Y2には、7.1、7.2の極性の逆の交流波形された波形駆動電圧が印加されており、アナログスイッチ7.0～7.3によって選択された電圧がデータ線7.4～7.5にY1の端子に印加され、選択された走査線に付加する行の電圧に書き込まれる。

第7図に、ドライバー部を初期化するデータ7.0～7.3をアレイ部をRAMモードまで構成した場合

及びデータ線への書き込み時間は長くできるため、特に高機能化を実現しないペキルにおいても、シリコン基板上で本発明持っている自己減衰の小さいという特徴を活用することが出来る。

また、同じ特性を有する7.9でドライバー内蔵アクティブラックスペネルを構成する場合、書き込み時のマージンの大きい本発明を利用することによって従来よりも低い電圧で駆動することが可能となり、低電力化が達成される。

4 図面の簡単な説明

第1図及び第2図(×)、(△)は、本発明の第一の実施例の構造を示した図。

第3図は、本発明の第一の実施例の動作を説明するための図。

第4図及び第5図は、本発明の第二の実施例の構造を示した図。

第6図は、本発明の第二の実施例の動作を説明するための図。

第7図は、本発明の構造を示す新規図。

特開昭61-116334(4)

のドライバー内蔵アクティブラックスペネルの断面構造の一例を示す。断面において、8.5は絶縁基板、8.6は第一のシリコン薄膜層、8.7はゲート絶縁膜層、8.8は第二のシリコン薄膜層、8.9は層間絕縁膜層、9.0は逆側導電膜層である。また、9.3、9.4はそれぞれドライバーを構成するメロダミック、メロダミックであり、9.5は回路エレメントを構成するメロダミックである。

(効果)

エドライバー内にデータに上るクインメモリ、及び(又は)バックファーブアンプを作り込む本発明の構造を採用することによって、先に述べた、ベキルの高機能化に伴う二つの問題点、

(1) 回路アレイ部のスイッチングデータの書き込み能力の不足

(2) エドライバー部のサンブルホールダーの書き込み能力の不足

は、コスト上昇なしに完全に解決される。

更に、本発明によって、回路への書き込み時間

限りなく、従来の技術を説明するための図。
第1図(×)～(△)は、本発明が解決しようとする問題点を説明するための図。

以上

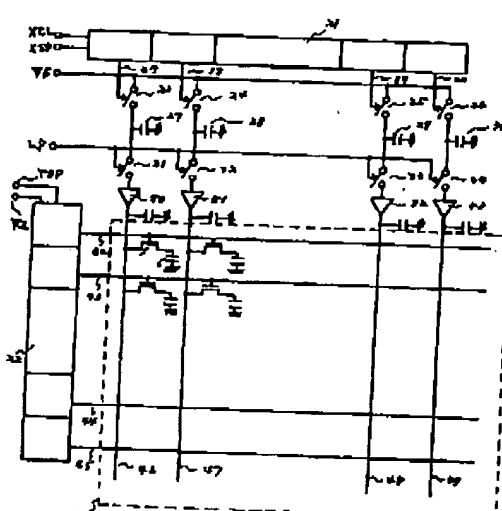
出願人 株式会社富士通

代理人 弁理士 長上



(7)

特開昭61-116334



第一回

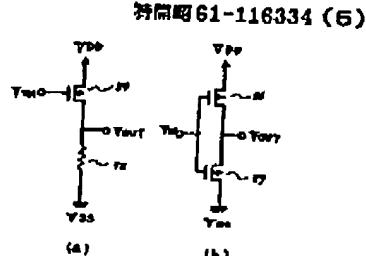
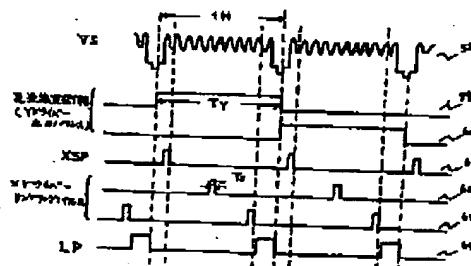
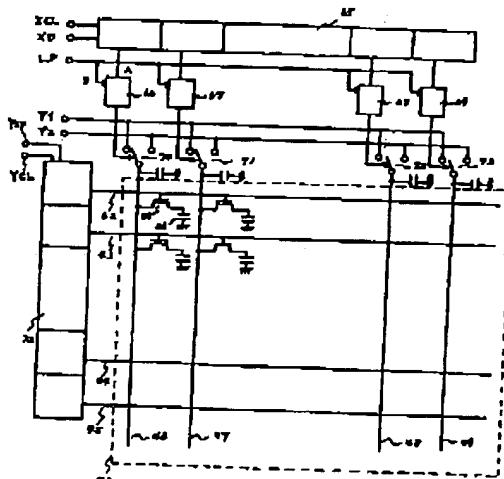


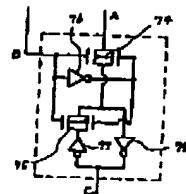
圖 2 畫



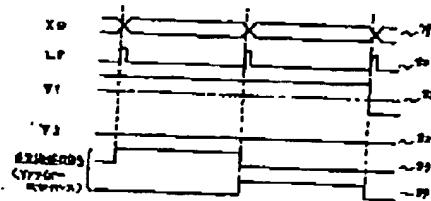
第3回



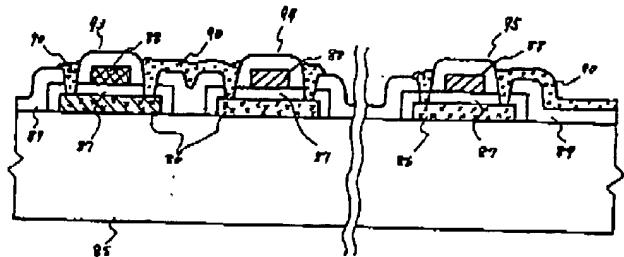
第4圖



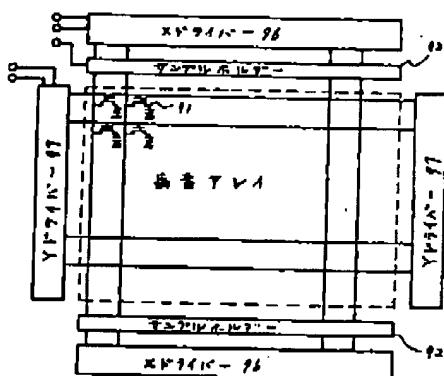
第 5 题



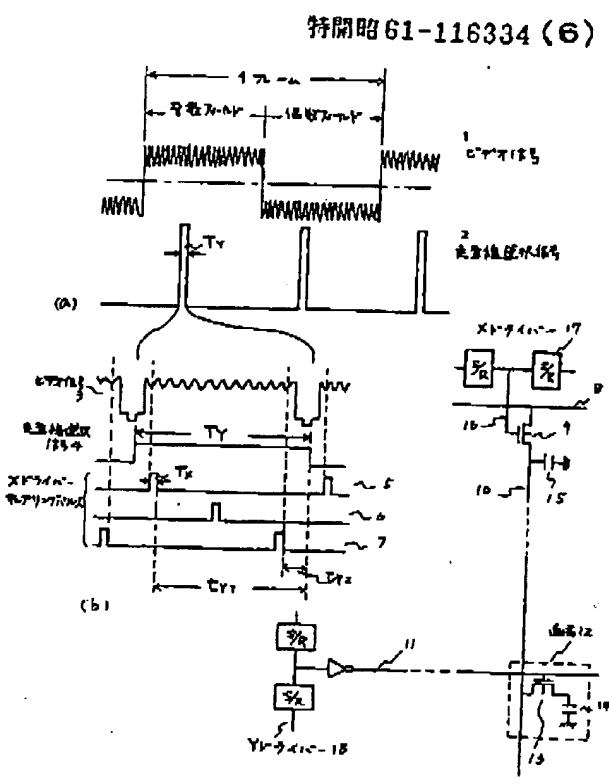
第 6 四



第 7 図



第 8 図



第 9 図